

《微电子技术综合实践》指导书

一、设计目的与要求

- 1、全面掌握《半导体器件物理》与《集成电路工艺原理》及《电力半导体器件》（或《功率器件与集成》）课程的内容，加深对双极型和 MOS 型微电子器件、功率器件及其制造工艺的理解，学会利用所掌握的专业理论知识来设计和分析半导体器件特性与制造工艺。
- 2、学会利用商业软件来分析和优化半导体器件的特性与制造工艺的条件和参数。
- 3、培养学生独立分析和解决实际工艺问题的能力，并能正确评价设计方案对社会、健康、安全及法律等影响。
- 4、培养学生的创新意识，严肃认真的治学态度和求真务实的工作作风，以及团队协作精神和沟通与表达能力。

二、设计任务要求

根据给定芯片的特性指标，确定芯片的结构参数，设计其工艺流程，确定工艺方法、工艺条件，画出光刻版的示意图，确定工艺实施方案。具体设计任务详见《微电子技术综合实践任务书》。

三、实施步骤

在设计过程中，为了顺利完成任务，可参考以下实施步骤：

- 1、了解题目内容，详细分析题目的具体要求；
- 2、确定总体设计思路。根据特性指标要求，分析影响器件特性的关键结构参数，以及相互制约关系，给出设计方案；
- 3、建立结构模型，利用 ISE 软件进行特性分析，找出最佳的结构参数；
- 4、分析半导体芯片的结构特点，初步确定其工艺流程；
- 5、分析影响芯片制作的关键工艺，找出关键结构参数及其相互制约的关系；
- 6、根据芯片的工艺流程，选择适当的工艺实现方法；
- 7、利用 ISE 软件进行工艺流程以及工艺条件的模拟，找出满足初定结构参数所对应的最佳工艺条件；

- 8、验证工艺方法与条件的可行性，确定最终工艺条件；
- 9、根据结构参数与工艺分析结果，画出光刻版示意图，给出最终的工艺实施方案；
- 10、编写设计报告，总结设计中的体会、收获及建议。

四、进度要求

设计时间	2 周，共 80 学时
日期	任 务 分 配
第 1 天	布置任务，熟悉题目内容，查阅资料，总体方案设计；
第 2 天	熟悉 ISE 软件，编写 ISE 代码，程序调试；
第 3 天	特性分析与设计，确定结构参数
第 4 天	工艺流程分析，各种工艺方法比较与选择；
第 5 天	根据进度自己安排；
第 6 天	分析计算工艺参数，确定工艺条件；
第 7 天	工艺条件的优化，进行参数汇总；
第 8 天	确定光刻次数，绘制光刻版示意图；
第 9 天	整理数据，写课程设计报告；
第 10 天	交课程设计报告，验收，ppt 答辩。

说明：上述安排仅供参考，不同小组可按具体任务进行调整。

五、基本格式规范要求

- 1、设计报告可采用统一规范的稿纸书写，也可以用 16K 纸按照撰写规范单面打印，并装订成册。内容包括：
 - 1) 封面（包括题目、院系、专业班级、学生学号、学生姓名、指导教师姓名、职称、起止时间等）
 - 2) 设计任务
 - 3) 目录
 - 4) 设计正文（即设计计算说明书，参考字数：5000 字/2 周）
 - 5) 参考文献
 - 6) 评语

2、封面格式（第一页）

《微电子技术综合实践》设计报告

题目：_____

院系：_____

专业班级：_____

学生学号：_____

学生姓名：_____

指导教师姓名：_____ 职称：_____

起止时间：_____

成绩：_____



年 月 日

2、目录格式（第二页）

目 录	
设计要求.....	1

3、正文格式（第三页开始）

一、设计方案或步骤
二、器件的特性模拟与设计
三、芯片工艺流程分析（要求画出工艺流程剖面图）
四、芯片的工艺模拟与设计
五、结果分析与参数汇总
六、工艺实施方案（要求给出总的掺杂分布）
七、总结

4、工艺实施方案格式

工艺步骤	工艺名称	工艺目的	设计目标结构参数	工艺方法	工艺条件
1	衬底选择	衬底	电阻率 晶向		
2	外延	为....提供.....	厚度:	常压外延/ 低压外延 掺杂剂 反应剂	温度 速率/时间
3	氧化	为 提供掩蔽膜	厚度:	干氧-湿氧-干氧	温度/时间

4	光刻	为 提供扩散窗口		常规方法/ 刻蚀方法/ 曝光方法	正胶 或负胶
5	掺杂	形 成 区域	结深: 表面浓度/ 方块电阻	掺杂方式 杂质类型	能量/剂量 推进温度、时间
6					
7					
8					
9	化学气相 淀积 CVD	为....提供..... 膜	厚度:	CVD 方法 掺杂剂 反应剂	温度 速率/时间
10					
11					
12					
13					
14					
15					
16					
17					
18					
19					
20					

5、参考资料格式

- 1) 期刊类: [序号]作者 1,作者 2,.....作者 n.文章名.期刊名(版本).出版年,卷次(期次):页次.
- 2) 图书类: [序号]作者 1,作者 2,.....作者 n.书名.版本.出版地:出版社, 出版年:页次.

六、考核方法

考核方法与评分标准按以下三个方面要求：

1、写一份设计报告（30 分），内容要求如下：

- 1) 设计题目与要求
- 2) 特性模拟与设计/工艺模拟与设计
- 3) 结果分析与参数验证、汇总
- 4) 给出工艺实施方案
- 5) 设计体会或存在问题

2、验收、PPT 答辩及回答问题（60 分）。

3、平时考勤和答疑时的提问情况（10 分）。

验收形式：交报告、PPT 答辩、回答问题。

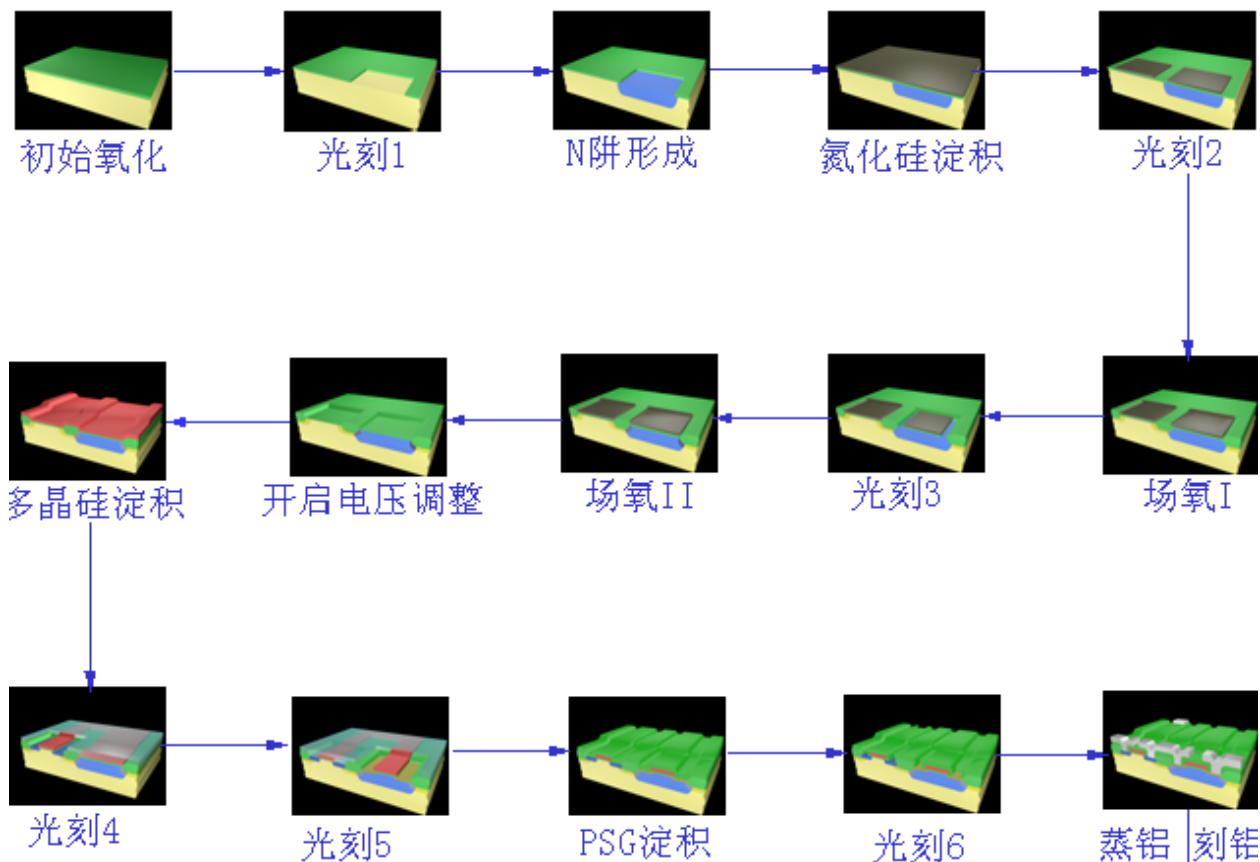
总评成绩=考勤（10%）+报告（30%）+答辩（60%）

七、参考资料

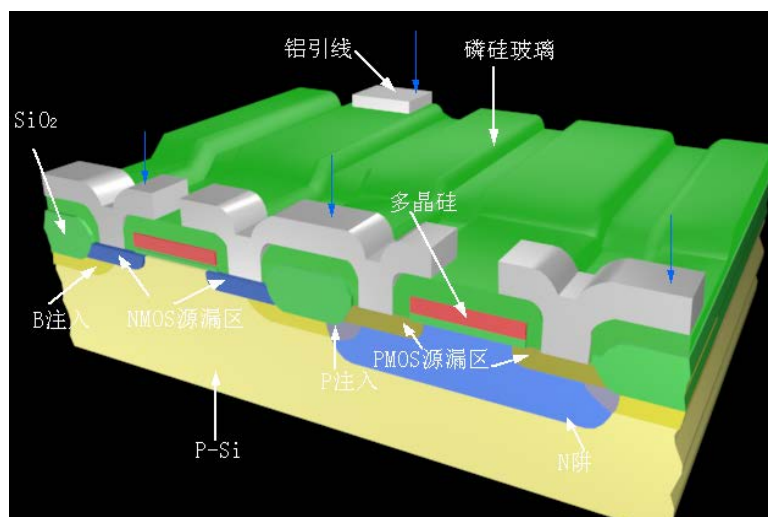
- 1、王蔚，田丽，任明远编著，《集成电路制造技术——原理与工艺》，电子工业出版社，2010
- 2、Donald A. Neamen 著，赵毅强等译《半导体器件物理》电子工业出版社
- 3、关旭东，《集成电路工艺基础》，北京大学出版社，2005
- 4、陈贵灿，邵志标，程军，林长贵 编，《CMOS 集成电路设计》，西安:西安交通大学出版社，2000
- 5、李乃平主编，《微电子器件工艺》，华中理工大学出版社，1995
- 6、黄汉尧，李乃平编《半导体器件工艺原理》，上海科学技术出版社，1986
- 7、夏海良，张安康等编，《半导体器件制造工艺》，上海科学技术出版社，1986
- 8、张屏英，周佑膜编，《晶体管原理》，上海科学技术出版社，1985
- 9、王彩琳，电力半导体新器件及其制造技术，机械工业出版社，2015
- 10、ISE 软件使用指南。

八. 工艺流程参考

1: N 阱 CMOS 芯片工艺流程



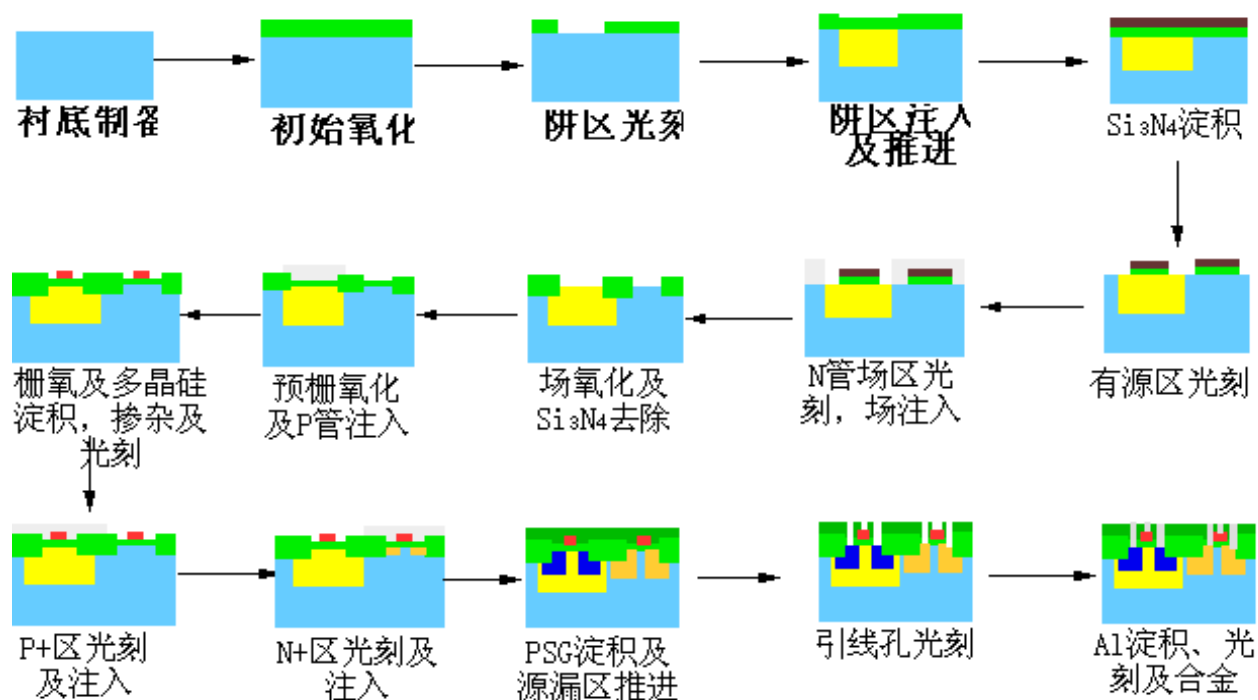
N 阱 CMOS 芯片的结构剖面



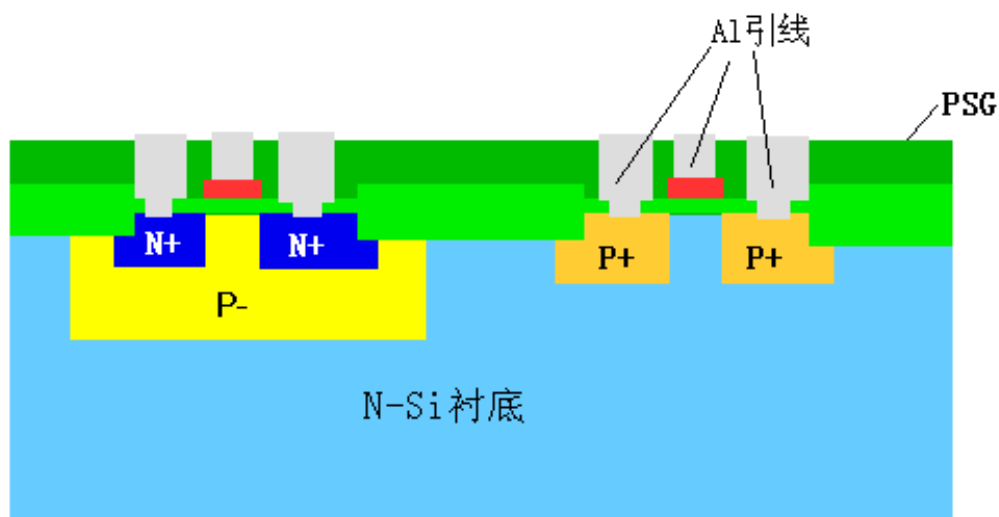
详细设计请参考:

《微电子器件工艺》，李乃平主编，华中理工大学出版社，1995

提示 2: P 阱 CMOS 芯片工艺流程



P 阱 CMOS 芯片的结构剖面



详细设计请参考:

《微电子器件工艺》, 李乃平主编, 华中理工大学出版社, 1995

提示 3: n 沟 VDMOS 芯片工艺流程

n+衬底→外延 n^- 漂移区→干氧-湿氧-干氧交替生长场氧→光刻 p+阱区（1#）→p 阱区 B^+ 注入→推进兼氧化→栅氧化→多晶硅淀积→光刻多晶硅栅（2#）→p 体区 B^+ 注入→推进兼氧化→光刻 n+源区（4#）→ P^+ 注入→推进兼氧化→淀积 PSG→PSG 回流→光刻蚀接触孔（5#）→溅射铝→反刻铝。

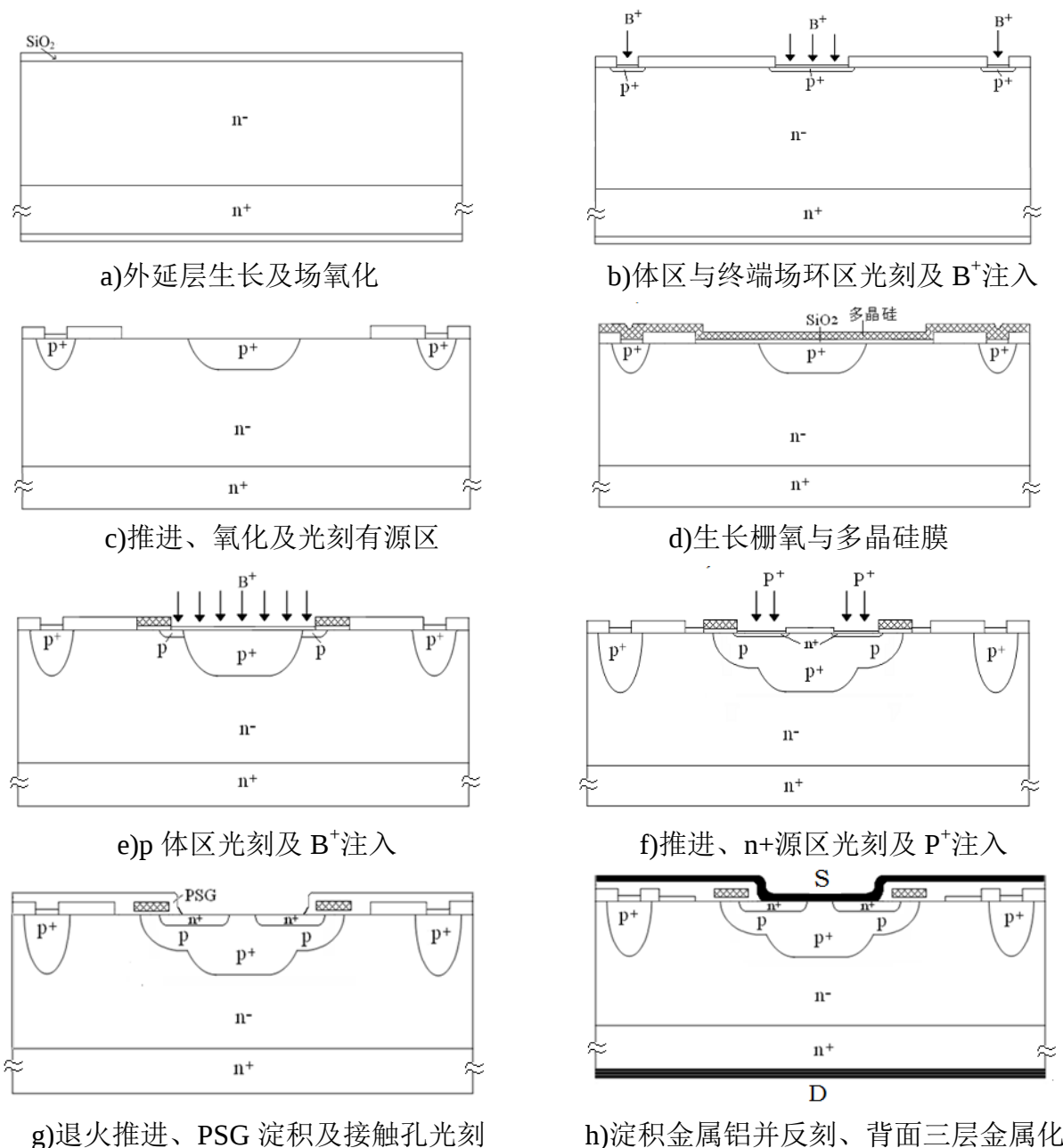


图 3 VDMOS 芯片制造工艺剖面图

详细设计请参考：

王彩琳，电力半导体新器件及其制造技术，机械工业出版社，2015